

"DISEÑO A NIVEL DE PLACAS DE CIRCUITO IMPRESO MEDIANTE LA HERRAMIENTA LAYOUT DE ORCAD"

AUTORÍA JOSÉ RUIZ DÍAZ							
TEMÁTICA Tecnología Industrial – placas de circuito impreso							
ETAPA 2º BACHILLERATO							

RESUMEN

Una vez finalizado el esquema electrónico a través de la herramienta Capture de OrCAD, sus archivos deben ser procesados para poder ir al siguiente paso en la elaboración de una placa de circuito impreso.

A través de la herramienta Layout del paquete OrCAD procesaremos esos esquemas y obtendremos un cliché que nos permitirá pasar al laboratorio a montar la placa física.

PALABRAS CLAVE

Layout, PCI, footprints, gris, via, pads, routing, enrutado, pines, fichero de estrategia, posicionado manual, posicionado automático, gráfico de densidades, trazado de pistas, conexión, top, bottom, reglas de diseño, subsanación de errores, cleanup, zonas de cobre,...

0.- INTRODUCCIÓN

Tras el diseño anteriormente introducido con la herramienta Capture de OrCAD, éste se debe procesar con el fin de obtener los ficheros en el formato adecuado para que se pueda llevar a cabo la labor de fabricación de la PCI (Placa de Circuito Impreso).

Estos ficheros son los que se pretende obtener en el presente artículo y todo ello a través de la herramienta layout de OrCAD.

1.- PROCESO DE DISEÑO CON OrCAD

En la siguiente figura se muestra un diagrama de bloques representativo del proceso de diseño de la PCI.





Fig. Proceso que sigue un diseño hasta su fabricación. Se enmarca la fase en la que se encuentra la futura placa con fondo oscuro.

Actualmente, ya se ha realizado la entrada del diseño y se cuenta con el fichero proyecto.mnl (llamado fichero Netlist) que es una lista de conexiones que describe los componentes y las interconexiones de un esquema.

A partir del fichero proyecto.mnl y con la librería de footprints con estos adecuados a los componentes de la placa, el programa LAYOUT suministrará los recursos necesarios para realizar el diseño de la PCB.

2.- DISEÑO DE LA PCB (LAYOUT)

Una vez dentro del programa LAYOUT, para comenzar una nueva PCI se debe seguir el siguiente itinerario:

 $\mathsf{File} \rightarrow \mathsf{New}$

En el cuadro de diálogo "Load Template File" se elige la plantilla de tecnología "DEFAULT.TCH" (tecnología por defecto en OrCAD).

A continuación en el cuadro de diálogo "Load Netlist Source" se localiza el archivo proyecto.mnl generado en Capture correspondiente al esquemático de fuente de alimentación y módem conjuntos.

En el cuadro de diálogo Save File As, se escribe el nombre para el diseño de Layout con extensión de placa (*.MAX) al que se le va a llamar, proyecto.max.



Load Netlist Sourc	e					? ×
<u>B</u> uscaren: 🔂 F	Pepe	•	£	<u></u>	d	
Proyecto.mnl						
<u>N</u> ombre de archivo:	Proyecto					Abrir
<u>T</u> ipo de archivos:	Netlist (*.mnl)			•	(Cancelar

Fig. Load Netlist Source

2.1.- AutoECO

Después de realizar los primeros pasos de creación de una nueva PCB, se ejecuta la utilidad "Automatic ECO Utility" que se encargará de leer todos los ficheros creados sobre este proyecto en Capture, dando la posibilidad de completar los Footprints (componentes asociados) que falten en el diseño. Lee los archivos *.max, *.mnl, *.Lis y *.err; los footprints que no se encuentran se pueden buscar manualmente (Link existing footprint to component ...) hacerlos ó modificarlos (Create or Modify Footprint library ...).

Una vez que se ha completado este paso los componentes se encuentran en la pantalla de diseño, preparados para la creación de la placa.

3.- CREACIÓN DE LA PLACA EN OrCAD LAYOUT

3.1.- Parámetros de la placa

Crear el contorno de la placa

Se sigue los siguientes pasos para generar el borde de la placa:

Tool \rightarrow Dimension \rightarrow Move Datum, para situar el origen de coordenadas en la pantalla.

Botón Obstacle de la barra de herramientas.



Menú automático → New

Menú automático \rightarrow Properties, donde aparece la ventana Edit Obstacle con los distintos campos que se rellenan del siguiente modo:

Obstacle type: BOARD OUTLINE (borde de la placa)

Obstacle layer : GLOBAL LAYER

Width : anchura que se desee de la línea de borde

Trazado de la placa con el ratón

Fijar unidades de medida

OPTIONS → System Settings

Seleccionar en el cuadro de diálogo las unidades de medida deseadas para trabajar. En este caso se va a trabajar en milésimas de pulgada (MILS) y pulsar OK.

Configuración del Grid

Los valores del grid ó rejilla asignados van a determinar la resolución de las coordenadas del puntero que se podrán visualizar en la barra de estado en la esquina inferior izquierda.

OPTIONS \rightarrow System Settings

En el cuadro de diálogo System Settings habrá que ajustar los siguientes parámetros:

Visible grid: rejilla visible

Detail grid: rejilla en detalle

Place grid: rejilla de posicionamiento (para el posicionado de componentes).

Routing grid: rejilla de trazado (para el trazado de pistas)

Via grid: rejilla para cambios de cara



System Settings X						
Display Units	Grids					
C Mils (m) C Inches (in)	Visible grid (X,Y):	0.039370				
C Microns (u) C Millimeters (mm)	Detail grid [X,Y]:	0.039370				
C Centimeters (cm)	Place grid [X,Y]:	0.039370				
Display Resolution:	Bouting grid:	0.009842				
0.0000394	⊻ia grid:	0.000				
Rotation						
Workspace Settings <u>OK</u> <u>Help</u>						

Fig. Unidades de medida y configuración del grid

4.- CREACIÓN DE FOOTPRINTS

El footprint de un componente se puede definir simplemente como la huella que ese componente deja en la PCI.

Es habitual que los footprints tengan que editarse ó crearse para que coincidan exactamente con su componente asociado. El procedimiento más fácil es acceder a un componente de la librería que se asimile al footprint del componente, modificarlo convenientemente y salvarlo con un nuevo nombre y en otra librería.

Inicialmente, antes de nada, debemos conocer exactamente las medidas de la huella del componente qué, generalmente, suelen aparecer en las hojas de características de los componentes aunque a veces resultará importante verificar alguna medida a través del calibre.

Los pasos para modificar un footprint, por ejemplo para un transformador, son los siguientes:

File → Library Manager

Seleccionar una librería (p.e.RELAY) del campo Libraries y un footprint (RELAY 21 que es parecido al que debería tener el transformador).



Layout Plus C:\WINDOWS\ESCRITORIO\Pl File Edit View Tool Options Auto Window Hel	EPE\COPY. In	.MAX		<u>_8×</u>	
Image: Intermediate State Image: Intermediate State Image:					
🕒 Library Manager 🛛 🗶	_ibrary - Pin	Tool (DRC	OFF)		
Libraries				<u> </u>	
PEPE					
LIBRARY_LCD					
LIBRARY_LASER	00	0 0	2		
BCON1001					
Add Remove				&Comp &Value &Pack	
- Footprints	0 0		-		
TRANSFORMER2				T II	
Create New Footprint					
Save Save As					
Delete Ecotorint				-1	
				• <i>I</i> .	
[-62.000,-17.000] RAM: 5504K Used, 2042175K Available					
🄀 Inicio 📔 🏉 🗐 💋 🔝 Pepe	🔀 OrCAD	Layout 🛛	Layout Plus		

Fig. Modificación de un footprint, en concreto el de un transformador.

Con las herramientas de edición de pines (Pin-Tool) y de edición de obstáculos (Obstacle-Tool) se pueden añadir pines y dibujar el contorno del componente.

Es probable que sea necesario cambiar el aspecto de los pad (huellas que dejan las patillas en la PCI). Para ello se debe pulsar con el botón derecho del ratón en el pad, y seleccionar Properties \rightarrow Edit Pad donde aparecen distintos pads a elegir con sus características pudiéndose salvar con un nuevo nombre.



Edit Pad						x
		Footprint One Pad	-			
	Pad Name:	1				
Pad 🔀	-50.		Y	24.		
Padstack Name						
91R67 [Local]						•
91R67 [Local] 44R20 [radiated]						<u>^</u>
40R20 [padstack	c. 11b]					
36R20 [padstack	c.11bj					
44S20 [padstack	c.11b]					
40S20 [padstack 26S20 [padstack	C. 115]					
45R21 [padstack	c.11D] c.11b1					
41S21 [padstack	c.11bj					
37R21 [padstack	<.11b]					*
<u>0</u> K		Help			<u>C</u> ancel	

Fig. Editando Pads

Salvamos el componente una vez modificado en una nueva librería ó con un nuevo nombre si se desea (en este caso en particular se crea una librería llamada TRANSFORMER y con el nombre TRANSFORMER2).

5. POSICIONAMIENTO DE COMPONENTES SOBRE LA PCI Y SU COMPROBACIÓN

Una vez que el sistema tiene la configuración que se considera adecuada para la PCI que se está realizando se procederá a ubicar los footprints de los componentes del diseño dentro del borde de la PCI en las posiciones que se consideren oportunas.

Cargar un fichero de estrategia

Los ficheros de estrategia (*.sf) fijan la presentación en pantalla del circuito, de modo que se pueda ver lo que se necesite (límites de componentes, referencias de los componentes), durante el posicionado de los componentes.



Orcad recomienda cargar el fichero: PLSTD.SF antes de realizar la colocación manual de componentes. Para tal fin se siguen los siguientes pasos:

File \rightarrow Load Seleccionar PLSTD.SF \rightarrow OK Salvar la placa

Posicionado Manual de los componentes

Para posicionar los componentes en la placa se procede de la siguiente forma:

Se sitúa el cursor encima del componente que se quiere posicionar y presiona el botón izquierdo del ratón, viendo como el cursor se ha hecho más pequeño, si se mueve se arrastra el componente hasta el lugar que se considera más apropiado para ubicarlo.

Cuando queremos localizar un componente en la placa basta con pulsar CTRL+F e indicar la referencia del componente a buscar. Si se quiere mover más de un componente (bloque de componentes) se selecciona y se arrastra como si fueran uno. Además, si se quiere rotar el componente basta con pulsar la tecla R (Rotate) en el componente seleccionado.

Posicionado Automático de los componentes

Aunque OrCAD presenta una opción de colocación automática de componentes (AUTOPLACEMENT), cuando el número de componentes del diseño es relativamente pequeño como el caso que nos atañe, resulta más interesante realizar toda la colocación de forma manual ya que con ello fácilmente se consigue una distribución de elementos sobre la placa más eficiente, tanto desde el punto de vista eléctrico como mecánico. Únicamente cuando el número de componentes es elevado resulta interesante usar el colocado automático, no sin tener que hacer retoques para el posicionado definitivo

Chequeo del posicionado

Después de ubicar los componentes resulta interesante comprobar las violaciones de espaciado de posicionado que hayan podido producirse. Para ello, se siguen estos pasos:

Auto \rightarrow Design Rules Check

Clear All

Select Placement Spacing Violacions. Los errores se marcan con un círculo.

C/ Recogidas Nº 45 - 6ºA 18005 Granada csifrevistad@gmail.com



Gráfico de densidades

Es una representación gráfica de la densidad de conexiones en la placa para tener una referencia sobre que espacios están más densos de componentes y cuales menos.

La interpretación de los colores que aparecen en la pantalla es:

Azul y verde \rightarrow densidad aceptable

Rosa y rojo → densidad muy alta

Los pasos a seguir son:

View \rightarrow Density Graph

Para volver a la ventana de diseño: View \rightarrow Design

6.- TRAZADO DE PISTAS Y VERIFICACIÓN

Antes de trazar las pistas se observa como todos los componentes poseen unas líneas (ratnest) cruzando entre ellos. Representan las conexiones necesarias para trazar las pistas.

Así distinguimos entre conexión y pista:

conexión: camino eléctrico entre dos pines (conexión no trazada)

pista: conexión trazada.

Para facilitar el trazado es conveniente cargar un fichero de estrategia de trazado, lo cual se hace del siguiente modo:

 $\mathsf{File} \rightarrow \mathsf{Load}$

Elección del fichero de estrategia de trazado (en este caso 2_smd_h.sf)

Este fichero determinará:

- Las capas que por defecto se utilizarán: Serán dos, 1-TOP (cara de arriba) y 2-BOTTOM (cara de abajo).

- Los colores de las pistas: Pistas de TOP serán celestes y Pistas de BOTTON rojas.

- Tamaño de trazado activo: Que será de 12 MILS por defecto.



Llegados a este punto se debe hacer un inciso en el punto del tamaño de las pistas. Las pistas asociadas a señales de alimentación poseerán una anchura mayor que las pistas relativas al resto de las señales de datos pues conducen una mayor tensión y consecuentemente una mayor potencia.

Concretamente para las primeras una anchura de 50-60 MILS es apropiada. Para el caso del resto de señales de la placa una menor anchura es la apropiada, es decir, en torno a 20-30 MILS.

Sin embargo, las pistas que van a algunos componentes SMD (montaje en superficie) deben ser más pequeñas pues vienen limitadas por la anchura de los pads. Un valor adecuado a esa anchura es el 12 MILS (valor por defecto).

Es entonces cuando se puede comenzar con el trazado manual de la placa, los pasos a seguir son los siguientes:

Se pincha sobre la conexión deseada para dibujar la pista

Con la tecla W (Width = Ancho) se selecciona el ancho de la pista en cuestión

Con las teclas 1 ó 2 decidimos si la pista está sobre la capa TOP ó la capa BOTTOM respectivamente.

A veces se antoja necesario insertar una via para poder trazar una pista. Una via no es más que una unión entre las dos caras de la placa (TOP y BOTTOM). Para insertar una via los pasos son:

1.- Seleccionar el punto en el que se desea colocar: botón derecho del ratón y seleccionar Add Via

2.- Cambiar la capa (si está en 1-TOP pasar a 2-BOTTON ó al contrario) pulsando las teclas 1 ó 2 indicativas de la capa que se quiere cambiar.

3.- El color de la pista pasará a ser rojo ó azul (el de la nueva capa) y, cuando finalice el trazado aparecerá la via en el lugar seleccionado.

Chequeo del trazado

Al igual que en el posicionamiento de los componentes, habrá que verificar si hay violaciones en el espaciado del trazado, para ello:

Auto \rightarrow Design Rule Check

Clear All

Route Spacing Violations \rightarrow OK

Los errores aparecerán marcados con un círculo.



7.- FINALIZACIÓN DE LA PLACA

Una vez la placa rutada, resulta imprescindible verificar el resultado y corregir los defectos detectados.

Reglas de Chequeo del Diseño

AUTO \rightarrow Design Rule Check. Se mostrará el cuadro de diálogo Check Design Rules.

Al seleccionar cualquiera de las opciones que se encuentran en la ventana de diálogo se pueden comprobar las reglas de diseño en distintos conceptos:

Placement Spacing Violations: violaciones de espaciado y posicionado.

Route Spacing Violations: violaciones de espaciado de trazado.

Net Rule Violations: violaciones de las reglas de conexiones

Copper Continuity Violations: violaciones de continuidad de cobre.

Via Location Violations: violaciones de posición de cambios de cara.

Pad Exit Violations: violaciones de salidas de nodos

SMD Fanout Violations: violaciones de Fanout en componentes SMD

Test Point Violations: violaciones de puntos de prueba.

Layout realizará los chequeos especificados y marcará los errores con círculos en la placa.



Fig. Design Rule Check

C/Recogidas Nº 45 - 6ºA 18005 Granada csifrevistad@gmail.com



Subsanación de errores

Como es lógico y normal, antes de llegar a la placa correcta se cometen errores que aparecen durante el chequeo. Eliminarlos requiere la siguiente tarea:

En la barra de herramientas seleccionar el botón Q (query), emergiendo en pantalla la ventana de información

Seleccionar botón de Error en la barra de herramientas.

Seleccionar un círculo de error. Aparecerá en la pantalla de Query la información de ese error

Subsanar el error.

Limpiar el Diseño (Cleanup)

1) AUTO \rightarrow Cleanup Design

Soluciona problemas antiestéticos y de fabricación (ángulos agudos en el trazado, vías innecesarias, salidas defectuosas de pads, ...)

Hay que volver a ejecutar DRC después de usar este comando.

Una vez subsanados los errores, la placa ya rutada quedaría como se muestra en la siguiente figura (página siguiente).

8.- DOCUMENTACIÓN PARA FABRICACIÓN

Terminando el trazado de la PCI, se procederá a dar los últimos retoques a la misma. Se procederá a las zonas de cobre adicional.

Estas zonas de cobre, que se colocarán por las dos caras de la tarjeta, se conectarán ambas a GND del circuito con el fin de que la distribución de masa por la PCI sea lo más homogénea posible.

Proceso de añadir zonas de cobre

Se sigue el itinerario siguiente:

1°) Obstacle \rightarrow New

2^o) Seleccionar Properties donde se ven los siguientes campos:

C/ Recogidas Nº 45 - 6ºA 18005 Granada csifrevistad@gmail.com



Campo Obstacle Type se selecciona Cooper pour (Cobre "derramado")

Campo Obstacle Layer: TOP ó BOTTOM para seleccionar la capa donde se quiere echar el cobre. En el presente caso se echará en ambas.

Width: anchura de la línea de borde

Clearance: Indicará la distancia de separación en mm hasta cualquier otra zona de cobre de la PCI (40 mm es una buena distancia).

Net Attachment: Selección de la señal que se quiere que quede conectada a la zona de cobre de la PCI, como ambas irán a masa se seleccionará GND.

Hatch Pattern \rightarrow Solid. Para que la zona de cobre sea sólida

A partir de aquí se obtienen las dos caras (TOP y BOTTOM) que se imprimirán a modo de transparencias y que serán el punto de partida para el inicio de fabricación de la placa en sí

BIBLIOGRAFÍA

- González Calabuig, J.; Recasens Bellver, M.A. (2.004). "Diseño de Circuitos Impresos Con Orcad Capture y Layout V. 9.2." Editorial Paraninfo (232 páginas). Guía imprescindible para adquirir una base de conocimiento y para que el lector aprenda a dibujar con soltura esquemas electrónicos y que pueda obtener con facilidad los fotolitos para la obtención de la PCI.
- Vizcaíno Martín, F.J. (1.998). "Diseño de Placas de Circuito Impreso-PCI/PCB (Printed Circuit Board) con herramienta CAD". Dpto. Tecnología Electrónica de la Universidad de Málaga. Excelente y completo manual para trabajar con las herramientas Capture y Layout de OrCAD.

Autoría

• E-mail: jruizdia@pnte.cfnavarra.es

Nombre y Apellidos: José Ruiz Díaz

[•] Centro, localidad, provincia: I.E.S. Benjamín de Tudela. Tudela (Navarra)